

S. Zenca ^a, U. Rabinovich ^a, R. Bon Foster ^b, J. Gallardo ^c^a Estudiante Electrónica, UdeMM. ^b Depto. Electrónica, UdeMM. ^c Depto. Electrónica, UdeMM. ^d UBA, CONICET, Lab.RMN 500MHz, FCEyN. ^e UTN, FRBA. ^f UCA, Lab. de Neurociencias Aplicadas, Fac. de Medicina.

Jose.Gallardo@docentes.udemm.edu.ar

Diseño de un amplificador lineal de potencia de audio frecuencias, con realimentación en voltaje

Resumen

Los amplificadores de potencia de audio digitales, aun no pueden ofrecer las prestaciones exigidas por los audiófilos, para superar a los amplificadores analógicos ya sean de tubos de vacío o transistores. La existencia de numerosas empresas y diseñadores de equipos de audio analógicos de alta calidad motivan el diseño, análisis y construcción de amplificadores de audio frecuencias. Por este motivo en este trabajo se diseña y construye un amplificador de audio, con una nueva etapa de entrada y un número reducido de componentes con el fin de obtener confiabilidad, estabilidad, linealidad y un bajo costo.

Palabras Clave: amplificadores, potencia, digitales, analógicos, diseño.

Introducción

Los amplificadores de audio digitales, clase D (PWM, del inglés Pulse Width Modulation, Modulación por Ancho de Pulso) son ampliamente utilizados en aplicaciones de bajo consumo sobre todo para dispositivos que funcionan con baterías, como reproductores de

mp3, teléfonos celulares, etc.. debido a su alto rendimiento (relación entre potencia entregada y potencia consumida), cercano al 96%. Otras aplicaciones para esta clase de amplificadores son las de uso profesional, conciertos, discotecas, etc. y en equipos de alta fidelidad de bajo costo, [1], [2], Fig. 1.

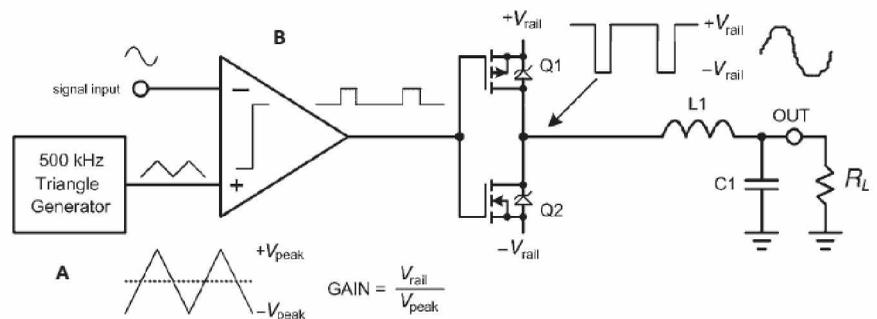


Fig. 1. Esquema simplificado de un amplificador clase D. A-Generador de onda triangular. B-Comparador onda senoidal entrada y triangular. Etapa salida con transistores MOS-FETs complementarios Q1 y Q2. Filtro reconstrucción señal amplificada, L1, C1, (extraído y modificado de [2]).

En los equipos de audio de muy alta calidad, denominados de High End, el empleo de amplificadores de clase D, no es muy popular, debido a sus distorsiones y baja respuesta en frecuencia, [w1].

Los audiófilos prefieren amplificadores analógicos de clase AB ó clase A, por su baja distorsión y alta calidad de sonido, pero de bajo rendimiento, [3], [w2], [w3]. En este trabajo se propone el diseño y construcción de un amplificador clase AB de audio con una potencia de 40W y realimentación en tensión (VFA, del ingles Voltage Feedback Amplifier) basado en un concepto minimalista de su topología circuital, por un lado con el objeto de que la señal de audio recorra el menor camino posible hasta llegar al parlante y por otro lograr un menor índice de fallas, puesto que existirán menos semiconductores en el circuito.

En general los amplificador VFA, constan de 3 etapas, la etapa de entrada que determina la impedancia de entrada del amplificador típicamente una etapa con transistores en configuración de par diferencial, con fuentes de corrientes que permiten que las características del amplificador sean poco dependientes de las variaciones de tensión de la fuente de alimentación. Esta etapa de entrada provee una ganancia de tensión y corriente. La segunda etapa denominada amplificadora de voltaje genera la mayor ganancia de tensión del amplificador y puede ser también quien excite la ultima etapa, la de salida, que provee la corriente y la impedancia de salida necesaria para atacar la carga. Esta etapa en general posee una ganancia en tensión unitaria, pero una alta ganancia de corriente, [2], [4], (Fig. 2).

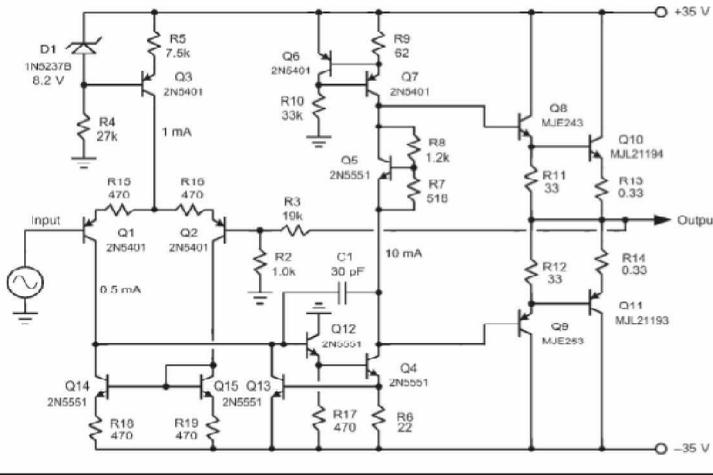


Fig. 2. Circuito amplificador de potencia. Etapa entrada con par diferencial, Q1; Q2. Fuente de corriente Q3; D1; R4 y R5. Etapa amplificadora voltaje, Q4; R6, carga activa Q6; Q7; R9 y R10. Etapa salida, Q5; R7; R8, (circuito multiplicador Vbe, retroalimentación térmica), Q8; Q9; R11; R12 (excitadores simétricos y complementarios), Q10; Q11; R13; R14, (seguidores de salida simétricos y complementarios de potencia), (extraído y modificado de [2]).

Modificaciones en el circuito, Fig. 2, permiten una configuración circuital simétrica, y complementaria, que favorece la disminución de la distorsión armónica total, THD (del ingles Total Harmonics Distortions), por atenuación en los armónicos pares [5], además disminuye las derivas en tensiones y corrientes introducidas por la falta de apareamientos entre los dispositivos semiconductores.

Los circuitos de cargas activas permiten mayor ganancia de tensión y una mayor excursión simétrica de la señal, [2], [4], [5].

Estas mejoras se logran incrementando el número de semiconductores en el circuito del amplificador, como puede observarse en la Fig. 3, donde aún falta desarrollar los circuitos correspondientes a las fuentes de corrientes.

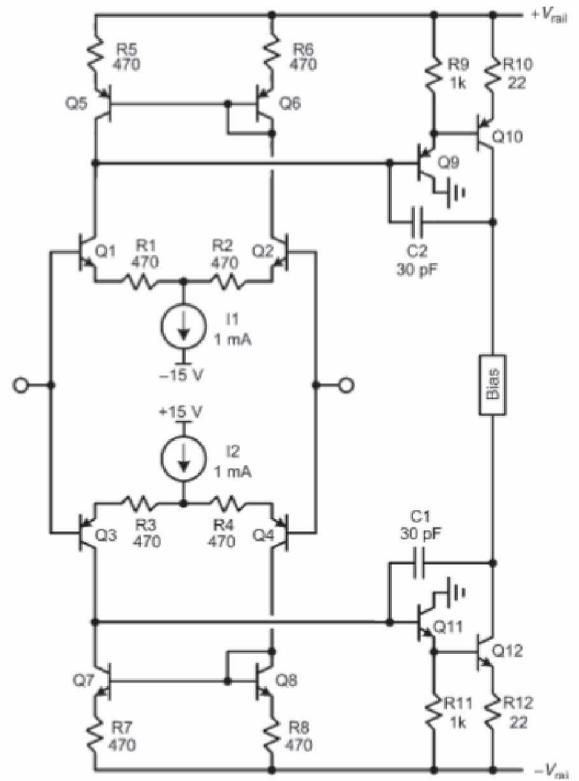


Fig. 3. Circuito amplificador de potencia. Etapa entrada con pares diferenciales simétricos y complementarios, Q1; Q2, R1; R2 y Q3; Q4, R3; R4. Cargas activas Q5; Q6, R5; R6 y Q7; Q8, R7; R8. Fuentes de corrientes I1; I2. Etapa amplificadora de voltaje, Q9; Q10, R9; R10, Q11; Q12, R11; R12. C1 y C2 compensan ganancia lazo. (extraído y modificado de [2]).

En este trabajo se diseñó y construyó un amplificador de tres etapas, con una configuración circuital simétrica y complementaria.

Con el fin de disminuir el número de componentes semiconductores en el amplificador. Su primer etapa además de aportar ganancia en tensión y corriente será la fuente de corriente del sistema amplificador, la segunda etapa amplificadora de voltaje también será la excitadora de la etapa de salida conformada por transistores MOSFETs de potencia, [6].

Materiales y métodos

La edición del circuito amplificador se realizó con una versión libre y limitada del software Eagle PCB Design de Autodesk Inc..

Logrado el esquema, se realizaron las simulaciones para analizar el comportamiento del amplificador y obtener sus características técnicas preliminares, [8]. Se midió la ganancia de tensión del sistema, respuesta en frecuencia, impedancia de entrada, a potencia

media de salida y con carga resistiva de 8 ohm (Ω). Deriva de continua a la salida con la entrada en corto circuito y sin carga, impedancia de salida con la entrada en cortocircuito, distorsión armónica total a media potencia con señal senoidal de 1 KHz y carga de 8 Ω , respuesta al impulso del sistema con una señal cuadrada de 5 KHz, con carga de 8 Ω y cargas capacitivas en paralelo. Además se realizaron análisis del comportamiento del amplificador con variaciones en su fuente de alimentación y el comportamiento de la corriente de polarización de la etapa de salida, frente a los cambios de temperatura de trabajo, ocasionadas por los aumentos de potencia sobre la carga. Todos estos ensayos fueron realizados mediante simulación, utilizando Ltspace, software gratuito, de Linear Technology, [7], [8].

Finalizada las mediciones se procedió a confeccionar el circuito impreso mediante la versión libre y limitada del software Eagle PCB Design de Autodesk Inc. El circuito impreso se confeccionó en fibra de epoxy cobreada de simple faz para ambos canales, (sonido estereofónico), el montaje de los componentes se realizó manualmente.

El prototipo del amplificador se alimentó con una fuente de laboratorio, marca KAISE, modelo HY300SD-3 y se procedió a efectuar mediciones, para cada canal, similares a las realizadas en la simulación con excepción de la medición correspondiente a la distorsión armónica total (solamente realizada en la simulación).

Para las mediciones realizadas se utilizó un generador de funciones RIGOL DG4062, un osciloscopio digital GWINSTEK, modelo GDS-1102A, un osciloscopio analógico GOLDSTAR OS-8100A y un multímetro digital UNI-T modelo UT70A. La carga fue un resistor marca CENCO de $20\Omega \pm 5\%$, ajustado mediante el multímetro a un valor de 8Ω .

Análisis del circuito del amplificador

El circuito resultante se presenta en la Fig. 4.

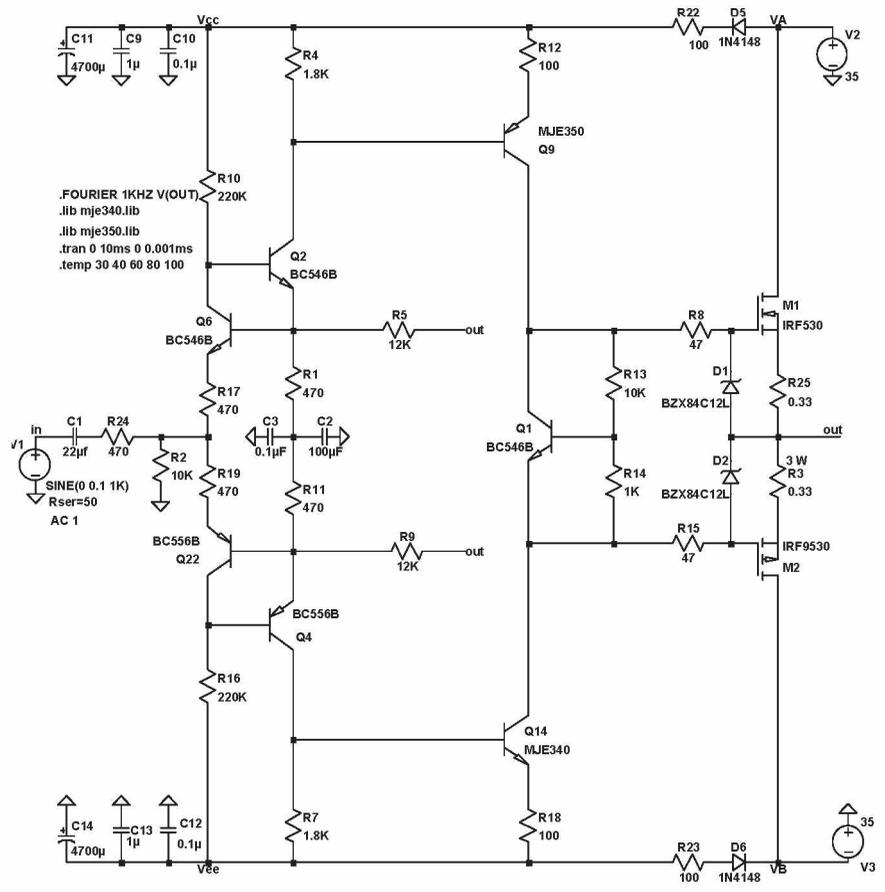


Fig. 4. Circuito amplificador de potencia de audio frecuencias desarrollado en este trabajo.

El circuito del amplificador, Fig. 4, presenta una configuración circuital simétrica y complementaria, que disminuye la distorsión armónica total, THD (del inglés Total Harmonics Distortions), por atenuación en los armónicos pares [5], esta topología además favorece la disminución de las derivas en tensiones y corrientes introducidas por la falta de apareamientos entre los dispositivos semiconductores. El amplificador está compuesto por 3 etapas amplificadoras, de entrada y la intermedia en pura clase A y la etapa de salida en clase "AB High" (clase A para señales débiles y clase B para señales fuertes), para lograr una gran linealidad, [9]. Todas las etapas del amplificador poseen fuertes realimentaciones locales, que le otorgan elevada estabilidad a lazo cerrado eliminando compensaciones para evitar oscilaciones con la realimentación global conformada por R1, R5, R9, R11 y C2, C3, que desacoplan la corriente continua (cc), [10].

La etapa de entrada cumple 3 funciones, determina la impedancia de entrada del amplificador, es la primera etapa de ganancia de tensión y corriente, además es la fuente de corriente de referencia de todo el amplificador. Construida con fuentes de corriente similar a la de Wilson denominada *independiente de las fuentes de alimentación*, [5], cuya primera aplicación como amplificador de tensión, fue realizada en un trabajo, previo, inédito por el Mg. Ing. A. de la Plaza. Esta etapa, amplificadora y fuente de corriente, realimentada localmente, la conforman

los transistores NPN, Q6, Q2, y los resistores R10, R4, R17, R1 y simétricamente, los transistores PNP, Q22, Q4, y los resistores R16, R7, R19, R11. La corriente de colector de Q6 y Q22, ICQ6 y ICQ22 respectivamente, es la corriente de referencia, Iref, para ambas fuentes de corriente. El análisis del punto de operación en corriente continua (cc) del circuito (Fig. 4) permite obtener:

$$I_{ref} = (V_{cc} + V_{ee} - V_{BEQ6} - V_{BEQ2} - V_{BEQ22} - V_{BEQ4}) / (R10 + R17 + R19 + R16)$$
; V_{BE} corresponde al voltaje entre la base y el emisor del transistor.

Por la etapa amplificadora, Q2, R4, R1, circula $I_{CQ2} = (I_{ref} * R17 + V_{BEQ6}) / R1$, si Iref es pequeña, $I_{CQ2} = V_{BEQ6} / R1$, por la simetría del circuito el mismo valor resulta para I_{CQ4} , $I_{CQ2} = I_{CQ4}$.

La segunda etapa, intermedia y excitadora de la etapa de salida, esta compuesta por Q9, R12 Q14 y R18. La $I_{CQ9} = (I_{CQ2} * R4 - V_{BEQ9}) / R12$, de manera similar se calcula I_{CQ14} por lo que $I_{CQ9} = I_{CQ14}$. R12 y R18; proveen la realimentación local. Esta etapa requiere un manejo de una elevada corriente, para lograr una buena respuesta en frecuencia, pues debe poder atacar la gran capacidad de compuerta de los MOSFET, M1 y M2, aproximadamente 1.200pF para cada uno, evitando así una etapa excitadora seguidora simétrica y complementaria.

La etapa de salida es una clásica salida push pull, [1], [2], [5], complementaria, conformada por dos transistores MOSFETs, M1 canal N y M2 canal P, como seguidores de tensión, con realimentación local R3, R25.

Para obtener una clase "AB High" y además una realimentación térmica, se recurre a la polarización de esta etapa mediante un *circuito multiplicador de V_{BE}* , [5], Q1, R13 y R14, donde, $V_{CEQ1} = (1 + R13 / R14) * V_{BEQ1}$.

Por ser Q1 y M1, M2, semiconductores de diferentes tecnologías para mantener la linealidad del circuito push pull, frente a los cambios de temperatura,

Q1 no debe estar en contacto térmico con M1 y M2, que si están entre ellos [6]. Los diodos D1, D2, protegen las compuertas de los MOSFET M1, M2 y los resistores R8, R15 previenen posibles oscilaciones de los mismos. Los capacitores C9, C10, C11 y R22, al igual que C12, C13, C14 y R23, conforman un filtro pasa bajos para las fuentes de alimentación. Los diodos D5 y D6 evitan fluctuaciones de alimentación en las etapas de clase A, al no permitir la descarga de los capacitores de filtrado de fuente de alimentación, sobre la etapas de salida del amplificador. Se utilizaron transistores bipolares y MOSFETs, cuyas tensiones de trabajo duplican las máximas tensiones de la fuente de alimentación, como margen de seguridad.

La clase "AB High", se obtuvo al polarizar la etapa de salida con una corriente continua de 120 mA., actuando sobre el R14.

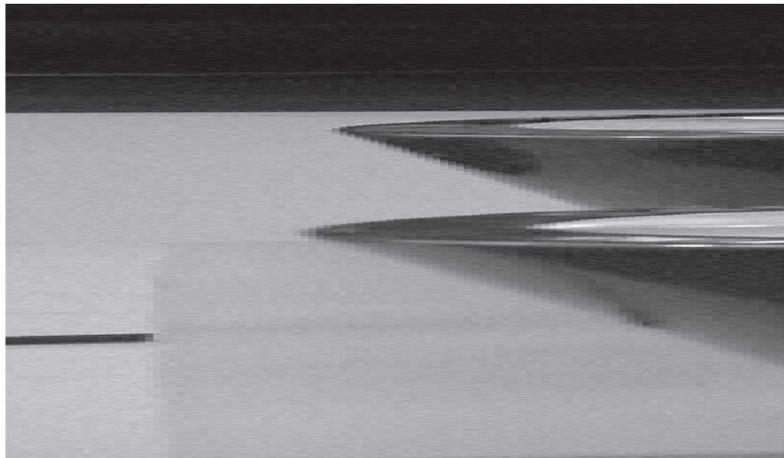


Fig. 5. Prototipo de uno de los dos canales del amplificador desarrollado, correspondiente al circuito Fig. 4.

Resultados de las mediciones

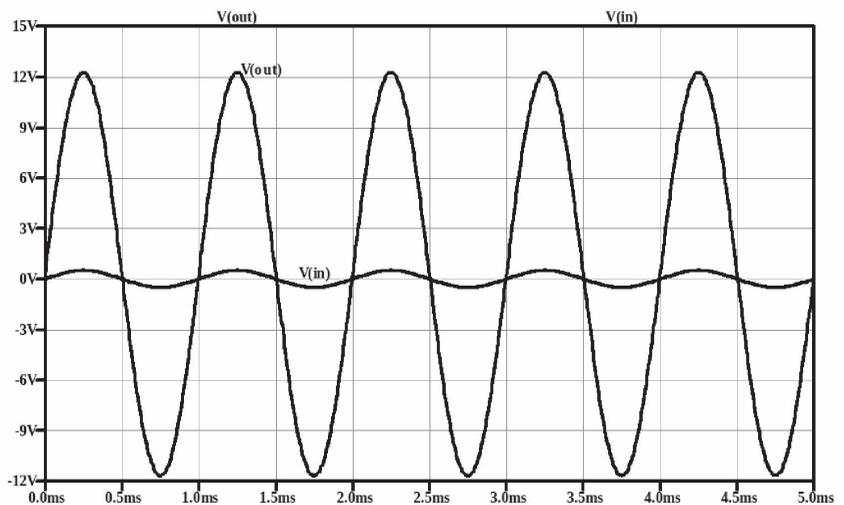


Fig. 6. Simulación, señal de entrada amplificador V(in), señal amplificada a la salida V(out). Frecuencia 1 KHz y con carga de 8 Ω. Ordenada amplitud en voltios. Abscisa tiempo en ms.

En Fig. 6 se observa el resultado de la simulación del amplificador Fig. 4, para una potencia de salida de aproximadamente 10 W, con una carga resistiva de 8Ω y a una frecuencia de 1 KHz.

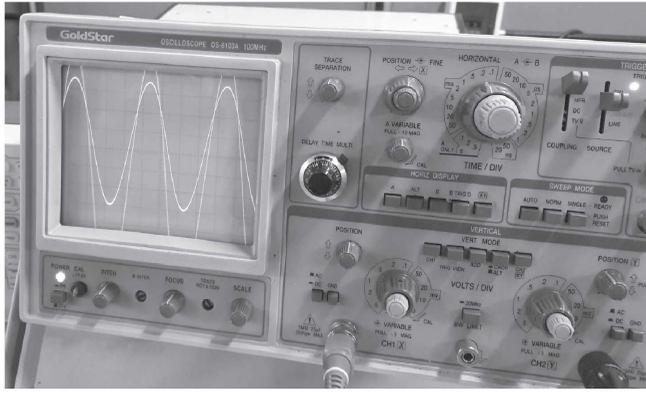


Fig. 7. Señal de entrada amplificador $V(in)$, canal 2 osciloscopio 0,1 v/div. Señal amplificada a la salida $V(out)$, canal 1 5 v/div. Frecuencia 1 KHz, horizontal 0,2 ms/div y con carga de 8Ω . En la próxima figura, Fig. 7 se puede ver las mediciones reales realizadas en similares condiciones a la Fig. 6, con el prototipo del amplificador, Fig.5.

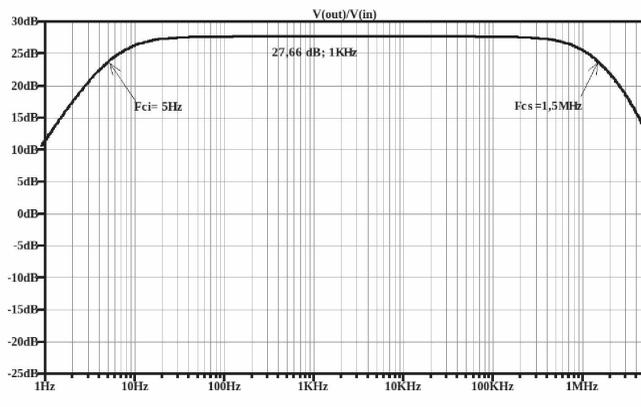


Fig. 8. Simulación. Respuesta en frecuencia del amplificador con carga 8Ω . Ganancia de tensión a 1 KHz, aproximadamente 28 dB. Frecuencia corte inferior, $F_{ci}=5 \text{ Hz}$. Frecuencia corte superior, $F_{cs}=1,5 \text{ MHz}$. Ordenada amplitud en dB. Abscisa frecuencia en Hz.

La Fig. 8, corresponde a la simulación del análisis de la respuesta en frecuencia para el circuito Fig. 4.

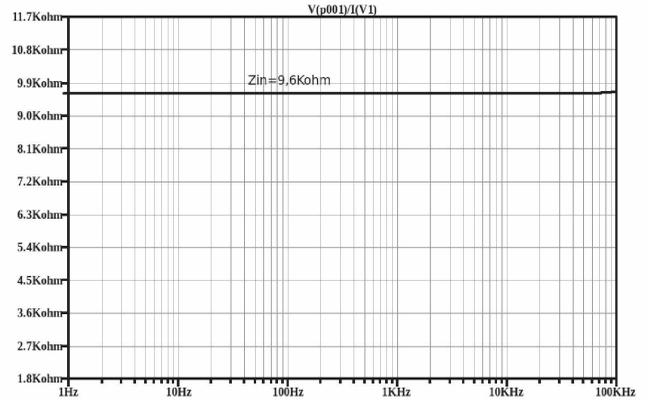


Fig. 9. Simulación. Impedancia de entrada, $Z_{in}=9,6 \text{ K}\Omega$ a 1 KHz, con carga de 8 ohms. Ordenada Impedancia en Kohm. Abscisa frecuencia en Hz.

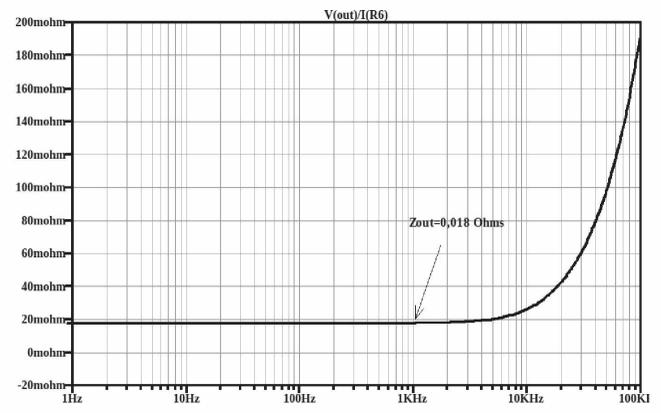


Fig. 10. Simulación. Impedancia de salida, $Z_{out}=0,018 \text{ ohm}$ a 1 KHz, con entrada en cortocircuito. Ordenada Impedancia en mohm. Abscisa frecuencia en Hz.

Las Fig. 9 y Fig. 10, corresponden a la simulación de la medición de impedancia de entrada y de salida. Observe que la impedancia de entrada es prácticamente constante con el incremento de la frecuencia, Fig. 9. Y el incremento de la impedancia de salida, Fig 10, con el incremento de frecuencia.

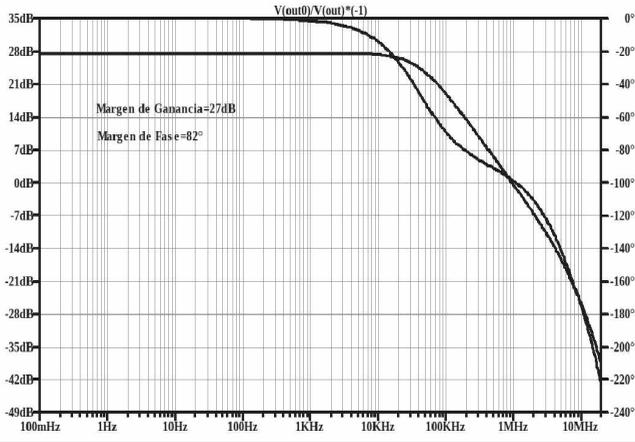


Fig. 11. Simulación. Ganancia de lazo, con carga 8Ω . Margen de Ganancia=27dB. Margen de Fase=82°. Sistema estable. Ordenada izquierda ganancia en dB. Ordenada derecha fase en grados. Abscisa frecuencia en Hz.

En la Fig. 11, es posible observar el comportamiento del ganancia de lazo y los valores estimados correspondientes al Margen de Ganancia y Margen de Fase, [5], [11].

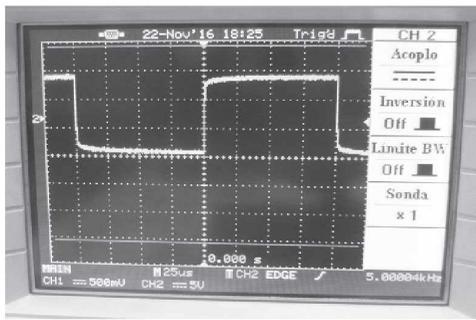


Fig. 12. Señal salida 15 Vpp, respuesta a la señal cuadrada de entrada 0,6 Vpp, frecuencia de 5 KHz, con una carga 8Ω .

La Fig. 12 permite observar el comportamiento del amplificador con las características de ganancia de lazo, Fig. 11, para una señal de entrada cuadrada de 0,6 Vpp de 5 KHz y una carga resistiva de 8Ω .

La Fig. 13, resulta de la simulación de una señal de entrada de 1mVpp de amplitud, 5 KHz, con una carga resistiva de 8Ω en paralelo con un capacitor de 2,2 uF.

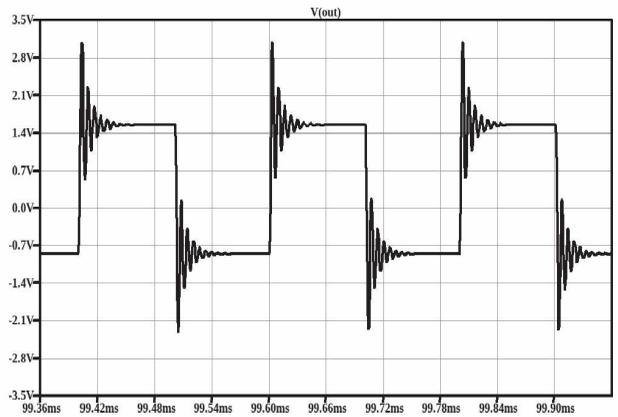


Fig. 13. Simulación. Salida amplificador correspondiente a una señal de entrada cuadrada de 5 KHz y 1mVpp de amplitud. Carga 8Ω en paralelo con capacitor de 2,2 uF. Ordenada amplitud en voltios. Abscisa tiempo en ms.

La medición real sobre el prototipo se observa en la Fig. 14, que reproduce la medición efectuada en la Fig. 12, ahora con el agregado del capacitor de 2,2 uF en paralelo al resistor de carga 8Ω .

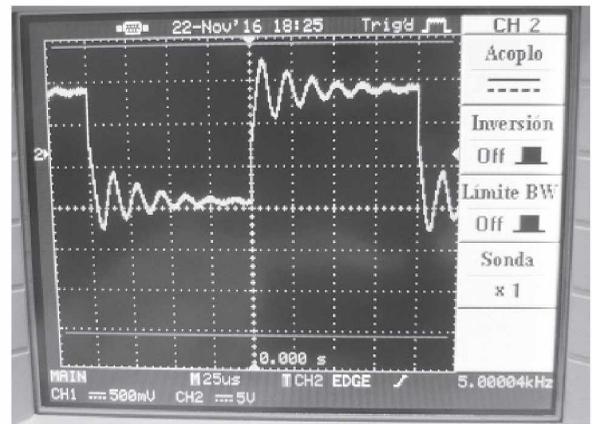


Fig. 14. Señal salida 15 Vpp, respuesta a la señal cuadrada de entrada 0,6Vpp, frecuencia de 5 KHz, con una carga 8Ω en paralelo con un capacitor de 2,2 uF

Observe en ambas figuras, Fig. 13, simulada y Fig.14, el sobre impulso y su posterior amortiguamiento.

Las Tablas 1 y 2, resumen los resultados de algunas mediciones realizadas con simulador como con el prototipo del amplificador desarrollado en este trabajo.

Tabla 1. Mediciones de corriente alterna

Temp 27°C RL=8Ω	Ganancia Tensión [dB]	Fci [Hz]	Fcs [Hz]	Zin a 1KHz [Ω]	Zout a 1KHz [Ω]	Poten- cia Salida a 1KHz [Watts]	THD% a 1KHz 20W	THD% a 1KHz 10mW
Simulado	28	5	1,5 M	9,6 K	0,02	40	0,07	0,005
Medido	28	3	263 K	7 K	0,03	39	-----	-----

Tabla 2

Temperatura 27°C carga; RL=8Ω	Corriente etapa salida [mA]	Deriva tensión salida [V]	Rendimiento [%]	Relación Señal Ruido [dB]
Simulado	150	0,35	66	-----
Medido	120	0,37	65	>85

La Tabla 3, representa la medición real sobre el prototipo, de las variaciones de las corrientes de polarización al variar la tensión de alimentación en vacío, sin carga, con señal de entrada en cortocircuito y a temperatura ambiente de 27°C.

Tabla 3. Mediciones de la variación de las corrientes de polarización de cc por variación de las tensiones en la fuente de alimentación

Etapas entrada/ referencia [mA]	Etapas entrada [mA]	Etapas ganancia tensión [mA]	Etapas salida [mA]	Deriva de tensión salida [V]	Alimenta- ción [V]
0,12	1,25	16,00	150	0,35	± 35
0,10	1,20	15,70	120	0,37	± 25
0,06	1,17	14,00	100	0,38	± 15

Discusión

La literatura consultada [2], [4], [5], [6], [13], en general propone como etapa de entrada en amplificadores de potencia para audio frecuencias, etapas conformadas por pares diferenciales o configuraciones de pares diferenciales simétricos y complementarios en circuitos más complejos, con sus respectivas fuentes de corrientes. La propuesta de este trabajo de una etapa de entrada que cumpla con la función de ser además de amplificadora, fuente de corriente para todo el sistema amplificador, nos permitió obtener el circuito de la Fig. 4 y Fig. 5, cuyo comportamiento en las mediciones realizadas, mediante simulación o reales sobre el prototipo, Fig. 6, Fig. 7, Fig. 8, Fig. 9 y Fig. 10, se detallan en la Tabla 1.

La ganancia de tensión de 28 dB, aproximadamente 26 veces, permite que un gran número de dispositivos, como reproductores de discos compactos, receptores y preamplificadores de home theater, logren excitarlo y obtener su máxima potencia, sin necesidad de pre amplificador, un amplificador de estas características comercialmente se lo llama amplificador integrado, no requiere de etapa pre amplificadora, pero no necesariamente compuesto por circuitos integrados.

La respuesta en frecuencia, Fig. 8, asegura una variación menor a 0,4dB en la banda de audio audible de 20 Hz a 20 KHz. Aun así es posible mejorar la Fci

aumentando el valor de capacidad de C1 y así lograr una menor atenuación de la ganancia en tensión a 20 Hz.

Una probable explicación de la diferencia existente entre la Fcs simulada y la real medida sobre la carga de 8 Ω, sería que esta carga tenía una componente inductiva y capacitiva, no especificada, sumada a la inductancia y capacitancia, también desconocida, de los conductores utilizados como elementos de conexión entre el amplificador y la carga. Otra posibilidad es debida al diseño del circuito impreso, el cual se confecciono en simple faz, se debería haber realizado en doble faz con un plano a tierra, de querer alcanzar valores superiores en la Fcs. Si bien sin carga la Fcs se situó en 500 KHz, no era los objetivos del diseño obtener una medición real de tan elevada Fcs.

Se observa en la Fig. 9 el comportamiento casi constante de la impedancia de entrada respecto a la frecuencia y en la Tabla 1 se aprecia una diferencia entre el valor simulado y el real medido, podemos considerar el valor real medido como el mínimo valor y al máximo el resultante de la simulación, pues se considera que existen errores al medir la pequeña caída de tensión sobre R24 de 470 Ω. Como podemos ver la impedancia de entrada es baja comparada con otras etapas, como por ejemplo las de par diferencial, esto se debe a que para la señal de entrada nuestra etapa de entrada representa una configuración base común, caracterizada por una baja impedancia de entrada, [2], [5].

La impedancia de entrada de un amplificador integrado, es un parámetro muy importante pues condiciona el tipo de atenuador (potenciómetro) a utilizar; activo o pasivo. Si es activo su impedancia de salida es muy baja y no hay problemas, pero en caso de ser pasivo, debe ser logarítmico para controlar el volumen de entrada y seleccionar correctamente su valor de resistencia de manera que al encontrarse en paralelo

con Z_{in} del amplificador no tienda a resultar lineal la impedancia de entrada resultante, que debería ser en todo caso la del potenciómetro utilizado.

Observando la Fig. 10 se aprecia que la impedancia de salida, Z_{out} , tiende a incrementar con la frecuencia, esto supone la existencia de una inductancia en serie con la salida del amplificador, la cual estaría conformada por las inductancias asociadas a los resistores R25, R3 y las salidas seguidoras en fuente común de M1, M2, [5]. La relación entre la impedancia de carga y la impedancia de salida del amplificador determina el factor de amortiguamiento, en este caso para una señal de entrada de 1 KHz y para una carga de 8Ω , se obtiene un valor de aproximadamente 300. Este valor determina cuan ideal es el comportamiento de la salida del amplificador para con su carga, [2], [4], [5], [10].

La THD solo fue posible de medir mediante simulador. Por experiencias anteriores a este trabajo, de mediciones comparativas de la THD entre la simulación y el medidor de THD Sound Technology 1700B, la simulación siempre arroja valores mayores de THD.

El valor de THD a mitad de potencia del amplificador resulta bajo, Tabla 1, si bien no se muestra, la THD principalmente la componen armónicos de orden impar, como resultado de aplicar los conceptos de alta linealidad, gran respuesta en frecuencia del amplificador a lazo abierto, baja realimentación total y simetría complementaria, [5], [9], [10], en el diseño del circuito.

El valor obtenido de THD a 10 mW de potencia, Tabla 1, muestra que son, también en este caso, muy bajas las distorsiones por cruce en el push pull, M1, M2, de salida, debido a la polarización en clase "AB High". Estos valores elevados en la corriente de polarización, es responsable por otra parte, de los bajos rendimientos de potencia, observados en la Tabla 2.

Problemas de ruidos y zumbidos inducidos durante el proceso de medición no permitieron registrar niveles de ruido menores a la salida del amplificador, que permitieran obtener una mejor relación señal ruido, SNR que la medida, por lo cual consideramos una $SNR > 85$ dB, para este amplificador.

El análisis de la estabilidad del sistema amplificador, se realizó primeramente mediante simulación, por ser mas sencilla su implementación, [11], Fig. 11, Fig. 13 y posteriormente se realizó un análisis con el prototipo y diversas cargas Fig. 12 y Fig. 14, donde se observa la gran estabilidad del sistema, lograda por la implementación de circuito con realimentación local en cada una de las etapas del amplificador y una baja realimentación a lazo cerrado como sugieren en sus trabajos, [9] y [10]. Esta estabilidad evita posteriores compensaciones en el sistema amplificador. La Tabla 3 muestra el comportamiento de las corrientes que polarizan las diferentes etapas del amplificador, se observa la poca variación respecto a los exagerados cambios de tensión de alimentación, esto demuestra el buen comportamiento de la etapa de entrada, amplificadora y fuente de corriente del sistema.

Con la implementación del multiplicador de VBE, Q1 (NPN), R13, R14 y R25, R3 como realimentación térmica y polarización para las corrientes de M1 y M2, [6], [12], fuera del disipador, se observó que para una temperatura constante de 40°C , dentro del gabinete, un incremento solamente de 10mA para un aumento de 40°C a 80°C sobre los transistores M1 y M2, montados en el disipador. Este control es responsable de obtener valores muy bajos de THD%, siendo Q1, bipolar y M1, M2 MOSFETs.

Las características técnicas del amplificador integrado desarrollado en este trabajo, puede compararse con las obtenidas por algunos de los modelos de los principales fabricantes, actuales,

de equipos de audio High End, [w3], [w4], [w5], [w6], [w7].

Conclusiones

Se logró diseñar, construir y poner en funcionamiento, un amplificador de potencia lineal, realizado con componentes discretos, en una configuración circuital, novedosa, simétrica y complementaria, de bajo costo, con un mínimo número de componentes, que permiten obtener un dispositivo de alta calidad y excelentes características técnicas.

En este trabajo se comprobó la importancia de los aportes de la simulación en el proceso de diseño y en los análisis previos a la confección del prototipo.

Este amplificador, consta de una etapa de entrada diferente a las propuestas por otros autores, que le confiere gran parte de las características sobresalientes, del diseño, como la disminución del número de componentes, comparado con otros circuitos analizados, su gran ancho de banda y baja distorsión. En futuros trabajos se medirán, sobre el amplificador, la distorsión armónica total, distorsión por intermodulación y distorsión por intermodulación transitoria.

Estos futuros trabajos tenderán a incrementar, además, la potencia de salida del amplificador mediante conexión en paralelo de un mayor número de MOSFET.

Se diseñará y fabricará una nueva fuente de alimentación independiente para cada canal del amplificador estereofónico y se implementarán sistemas de protección para la deriva excesiva de tensión continua a su salida, cortocircuitos y protección por sobre temperatura, evitando que estas protecciones modifiquen sus características técnicas.

Referencias

- [1] *High Efficiency Audio Power Amplifier design and practical use.*

- Ronan van der Zee. Philips Semiconductors. (1999)
- [2] Bob Cordell. *Designing Audio Power Amplifier*. Mc Graw Hill (2011)
- [3] Blencowe. *Noise in Triodes with Particular Reference to Phono Preamplifiers*. JAES Volume 61. Issue 11 pp 911-916. November. (2013)
- [4] Self Douglas. *Audio Power Amplifier Design Handbook*. Fifth Edition, Newnes, Elsevier, Linacre House, Jordan Hill, Oxon OX14 4RN, 30 Corporate Drive, Burlington, MA 01803. (2013)
- [5] Gray P., Hurst P., Lewis S., Meyer R. *Analysis and Design of Analog Integrated Circuits*, 5th Edition. John Wiley & Sons. (2009)
- [6] *Linear Power Amplifier Using Complementary HEXFET Power MOSFETs*. Application Note AN-948. International Rectifier
- [7] *SwitcherCAD III/LTspice Getting Started Guide*. Linear Technology. (2008)
- [8] Tuinenga Paul W. *A Guide to Circuit Simulation and Analysis Using Pspice*. Prentice Hall, Englewood Cliffs, New Jersey 07632.(1995)
- [9] Peter J. Baxandall. *Audio Power Amplifier Design*. Wireless World, pag. 93. (1978)
- [10] Marshall Leach. *Build A Low TIM Amplifier*. Audio. February. (1976)
- [11] Alex Rysin. *Use PSpice To Verify Feedback Amplifier Stability. Ideas For Design*. Electronic Design. (2012)
- [12] Michael F. Thompson. *Linear Mode Operation of Radiation Hardened MOSFETS*. Application Note AN-1155. International Rectifier
- [13] Fang Tang, Shiping Li, Bo Wang, Amine Bermak, Xichuan Zhou, Shengdong Hu *A Low Power Class-AB Audio Power Amplifier With Dynamic Transconductance Compensation in 55 nm CMOS Process*. EEE TRANSACTIONS ON CIRCUITS AND SYSTEMS-I: REGULAR PAPERS, VOL. 63, NO. 9. (2016)
- Paginas Web consultadas**
- [w1] <https://www.electronicshouse.com/home-audio/the-amplifier-class-divide-amplifier-types-explained/> (fecha última consulta: 20/12/16)
- [w2] <http://www.krellonline.com/integrated-amps.html> (fecha última consulta: 20/12/16)
- [w3] <https://www.caryaudio.com/products/sli-80/> (fecha última consulta: 20/12/16)
- [w4] <https://passlabs.com/amplifier/int-60> (fecha última consulta: 21/12/16)
- [w5] <https://passlabs.com/amplifier/int-60#modal2> (fecha última consulta: 21/12/16)
- [w6] <http://www.marklevinson.com/productdetail/~product/no585.html> (fecha última consulta: 20/12/16)
- [w7] <https://www.cambridgeaudio.com/products/cx/cxa60> (fecha última consulta: 20/12/16)